

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

2813 ✓  
#31Pridich  
DK  
315102

In re the Application of:

SHIOYA et al

Serial No.: 09/988,685

Filed: November 20, 2001

For: SEMICONDUCTOR DEVICE AND  
METHOD OF MANUFACTURING  
THE SAME



)  
)  
) Group Art Unit:

)  
) Examiner:  
)  
)  
)  
)  
)  
)  
)  
)  
)  
)

RECEIVED

FEB 21 2002

Technology Center 2600

RECEIVED  
DEC 21 2001  
TC 2600 MAIL ROOM

CLAIM TO PRIORITY UNDER 35 USC 119

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

The benefit of the filing date of Japanese Application No. 2000-366358 filed November 30, 2000 and of Japanese Application No. 2001-345725 filed November 12, 2001, under the International (Paris) Convention for the Protection of Industrial Property (Stockholm Act, July 14, 1967), is hereby requested and the right of priority provided in 35 USC 119 is here claimed.

In support of this claim to priority certified copies of said original foreign application are submitted herewith.

Respectfully submitted,

George A. Loud  
Reg. No. 25,814

Dated: December 19, 2001

LORUSSO & LOUD  
3137 Mount Vernon Avenue  
Alexandria, VA 22305  
(703) 739-9393

RECEIVED  
FEB 25 2002  
TC 2600 MAIL ROOM



09/988685

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年11月30日

出 願 番 号

Application Number:

特願2000-366358

出 願 人

Applicant(s):

キヤノン販売株式会社  
株式会社半導体プロセス研究所

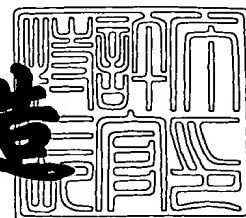
RECEIVED  
FEB 26 2002  
TC 2800 MAIL ROOM

RECEIVED  
FEB 21 2002  
Technology Center 2600

2001年 9月 4日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3081733

【書類名】 特許願

【整理番号】 SPL89

【提出日】 平成12年11月30日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/322  
H01L 21/461

【発明者】

【住所又は居所】 東京都港区港南 2 - 1 3 - 2 9 株式会社半導体プロセス  
研究所内

【氏名】 塩谷 喜美

【発明者】

【住所又は居所】 東京都港区港南 2 - 1 3 - 2 9 株式会社半導体プロセス  
研究所内

【氏名】 大平 浩一

【発明者】

【住所又は居所】 東京都港区港南 2 - 1 3 - 2 9 株式会社半導体プロセス  
研究所内

【氏名】 前田 和夫

【発明者】

【住所又は居所】 東京都港区三田 3 - 1 1 - 2 8 キヤノン販売株式会社内

【氏名】 鈴木 智美

【発明者】

【住所又は居所】 東京都港区三田 3 - 1 1 - 2 8 キヤノン販売株式会社内

【氏名】 山本 陽一

【発明者】

【住所又は居所】 東京都港区三田 3 - 1 1 - 2 8 キヤノン販売株式会社内

【氏名】 小竹 勇一郎

【発明者】

【住所又は居所】 東京都港区三田 3 - 1 1 - 2 8 キヤノン販売株式会社内

【氏名】 猪鹿倉 博志

【発明者】

【住所又は居所】 東京都港区三田 3-11-28 キヤノン販売株式会社内

【氏名】 大河原 昭司

【特許出願人】

【識別番号】 390002761

【氏名又は名称】 キヤノン販売株式会社

【特許出願人】

【識別番号】 391007873

【氏名又は名称】 株式会社半導体プロセス研究所

【代理人】

【識別番号】 100091672

【弁理士】

【氏名又は名称】 岡本 啓三

【電話番号】 03-3663-2663

【手数料の表示】

【予納台帳番号】 013701

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9716147

【包括委任状番号】 9722731

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 銅配線層の表面を  $N_2$  プラズマに曝すことにより、前記銅配線層の表層部を改質して銅拡散防止層にする半導体装置の製造方法。

【請求項 2】 前記銅配線層の表層部を改質する前に、該銅配線層の表面を  $NH_3$  プラズマに曝すことを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】 前記銅配線層の表層部を改質後、前記銅配線層上にシリコン含有絶縁膜を形成することを特徴とする請求項 1 又は請求項 2 に記載の半導体装置の製造方法。

【請求項 4】 前記シリコン含有絶縁膜を成膜後、該シリコン含有絶縁膜の表面を  $NH_3$  プラズマに曝すことを特徴とする請求項 3 に記載の半導体装置の製造方法。

【請求項 5】 シリコン含有絶縁膜を銅配線層上に形成し、  
前記シリコン含有絶縁膜の表面を  $NH_3$  プラズマに曝す半導体装置の製造方法。

【請求項 6】 前記シリコン含有絶縁膜を形成する前に、前記銅配線層の表面を  $NH_3$  プラズマに曝すことを特徴とする請求項 5 に記載の半導体装置の製造方法。

【請求項 7】 前記シリコン含有絶縁膜は、シロキサン結合を有する化合物含む反応ガスを用いた化学的気相成長法により形成されることを特徴とする請求項 3 乃至請求項 6 のいずれか一項に記載の半導体装置の製造方法。

【請求項 8】 前記シロキサン結合を有する化合物は、 $HMDSO((Si(CH_3)_3)_2O)$ 、 $OMCTS((Si(CH_3)_2)_4O_4)$ 、 $HEDS((Si(C_2H_5)_3)_2O)$ 、 $TMDS((SiH(CH_3)_2)_2O)$ 、 $TEDS((SiH(C_2H_5)_2)_2O)$ 、 $TMCTS((SiH(CH_3))_4O_4)$ 、 $TECTS((SiH(C_2H_5))_4O_4)$  のいずれか一であることを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 9】 請求項 1 乃至請求項 8 のいずれか一項に記載の半導体装置の製造方法によって製造された半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置及びその製造方法に関し、より詳細には、銅配線層中の銅が拡散するのを防ぐのに有用な技術に関する。

【0002】

【従来の技術】

近年、LSI等の半導体素子の動作速度を速めるために、層間絶縁膜として低誘電率を有する絶縁膜（以下、低誘電率膜と称す）が銅配線層上に形成された構造が採用されつつある。この構造では、銅配線層上に層間絶縁膜としての低誘電率膜を形成し、その後、銅配線層に通じるビアホールをこの低誘電率膜に形成する。このビアホールを形成する際には、銅配線層のエッチングストップ膜としての機能と、銅拡散防止膜としての機能とを有するブロック絶縁膜が銅配線層上に形成される。

【0003】

従来、このブロック絶縁膜としては、銅拡散防止能力に優れたシリコン窒化膜（以下、SiN膜と称す）が用いられている。

【0004】

【発明が解決しようとする課題】

しかしながら、SiN膜は比誘電率が約7程度と高く、半導体装置の動作速度を遅くしてしまうという問題がある。

また、SiN膜以外に、メチルシラン（ $\text{Si}(\text{CH}_3)_4$ ）と $\text{CH}_4$ とから成る反応ガスや、有機シランと $\text{CH}_4$ とから成る反応ガスを用いるCVD法（化学的気相成長法）で形成された低誘電率膜をブロック膜として用いることが知られている。しかし、このようにして形成された低誘電率膜は、膜中に多くのSi-C結合が形成されてしまう。Si-C結合は膜のリーク電流が増大する原因になるので、上により形成されたブロック膜はリーク電流が大きいという問題を有す

る。

【0005】

本発明は、係る従来例の問題点に鑑みて創作されたものであり、銅配線層中の銅が拡散するのを防ぐことができる新規な半導体装置及びその製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記した課題は、第1の発明である、銅配線層の表面を $N_2$  プラズマに曝すことにより、前記銅配線層の表層部を改質して銅拡散防止層にする半導体装置の製造方法によって解決する。

又は、第2の発明である、前記銅配線層の表層部を改質する前に、該銅配線層の表面を $NH_3$  プラズマに曝すことを特徴とする第1の発明に記載の半導体装置の製造方法によって解決する。

【0007】

又は、第3の発明である、前記銅配線層の表層部を改質後、前記銅配線層上にシリコン含有絶縁膜を形成することを特徴とする第1の発明又は第2の発明に記載の半導体装置の製造方法によって解決する。

又は、第4の発明である、前記シリコン含有絶縁膜を成膜後、該シリコン含有絶縁膜の表面を $NH_3$  プラズマに曝すことを特徴とする第3の発明に記載の半導体装置の製造方法によって解決する。

【0008】

又は、第5の発明である、シリコン含有絶縁膜を銅配線層上に形成し、前記シリコン含有絶縁膜の表面を $NH_3$  プラズマに曝す半導体装置の製造方法によって解決する。

又は、第7の発明である、前記シリコン含有絶縁膜は、シロキサン結合を有する化合物含む反応ガスを用いた化学的気相成長法により形成されることを特徴とする第3の発明乃至第6の発明のいずれかに記載の半導体装置の製造方法によって解決する。

【0009】

又は、第 8 の発明である、前記シロキサン結合を有する化合物は、HMDSO ( $(\text{Si}(\text{CH}_3)_3)_2\text{O}$ )、OMCTS ( $(\text{Si}(\text{CH}_3)_2)_4\text{O}_4$ )、HEDS ( $(\text{Si}(\text{C}_2\text{H}_5)_3)_2\text{O}$ )、TMDS ( $(\text{SiH}(\text{CH}_3)_2)_2\text{O}$ )、TEDS ( $(\text{SiH}(\text{C}_2\text{H}_5)_2)_2\text{O}$ )、TMCTS ( $(\text{SiH}(\text{CH}_3))_4\text{O}_4$ )、TECTS ( $(\text{SiH}(\text{C}_2\text{H}_5))_4\text{O}_4$ ) のいずれか一であることを特徴とする第 7 の発明に記載の半導体装置の製造方法によって解決する。

## 【 0 0 1 0 】

又は、第 9 の発明である、第 1 の発明乃至第 8 の発明のいずれか一に記載の半導体装置の製造方法によって製造された半導体装置によって解決する。

次に、本発明の作用について説明する。

本発明に係る半導体装置の製造方法によれば、銅配線層の表面を  $\text{N}_2$  プラズマに曝す。調査結果によれば、この  $\text{N}_2$  プラズマ処理により銅配線層の表層部が改質され、該表層部が銅拡散防止層として機能することが明らかとなった。このことは、銅配線層自身が銅の拡散を防ぐ機能を備えたことを意味するので、該銅配線層上に形成される銅拡散防止膜（ブロック絶縁膜等）に高い銅拡散防止能力を求める必要が無くなり、銅拡散防止能力に優れているとして従来用いられている  $\text{SiN}$  膜のような高誘電率膜を用いる必要が無い。

## 【 0 0 1 1 】

また、銅配線層の表層部を改質する前に、この銅配線層の表面を  $\text{NH}_3$  プラズマに曝すと、銅配線の表面に形成されている自然酸化膜を除去することができる。このように自然酸化膜が除去されると、銅配線層の上に形成される膜が該銅配線層から剥離し難くなる。

更にまた、上のように銅配線層の表層部を改質するのではなく、シリコン含有絶縁膜を銅配線層上に形成し、該シリコン含有絶縁膜の表面を  $\text{NH}_3$  プラズマに曝しても良い。調査結果によると、これによりシリコン含有絶縁膜が銅拡散防止膜としての機能を備えることが明らかとなった。

## 【 0 0 1 2 】

特に、シロキサン結合を有する化合物を含む反応ガスを用いた化学的気相成長



法によりこのシリコン含有絶縁膜を形成すると、該シリコン含有絶縁膜は誘電率が低く且つリーク電流の抑えられた膜となる。従って、このシリコン含有絶縁膜では、従来のようにリーク電流が増大するという問題や、SiN膜のように高誘電率に起因して半導体装置の動作速度を遅くしてしまうという問題が生じない。

#### 【0013】

##### 【発明の実施の形態】

次に、本発明の実施の形態について、図面を参照しながら説明する。

##### (1) 本実施形態で用いる半導体製造装置についての説明

図1は、本実施形態で用いる半導体製造装置の断面図である。

図1において、101は成膜やプラズマ処理を行うためのチャンバであり、その内部には対向する2つの電極、すなわち下部電極102と上部電極104とが備えられている。ここで、下部電極102は、被堆積基板103を載置する載置台を兼ねている。そしてこの下部電極102には、被堆積基板103を所望の温度に加熱するためのヒータ（図示せず）が内蔵されている。図中、105は、このヒータに電力を供給するための電力供給配線である。

#### 【0014】

更に、上部電極104は、チャンバ101内にガスを供給するためのシャワーヘッドを兼ねている。

これら2つの電極（104、102）には、それぞれ第1の高周波電源107と第2の高周波電源109とが接続されている。そして、これらの高周波電源（107、109）のいずれか一方、又は両方を用いてチャンバ101内のガスに高周波電力を供給することにより、該ガスをプラズマ化することができる。

#### 【0015】

なお、上部電極104にはガス導入口108が備えられており、そこからチャンバ101へガスが導入される。そして、チャンバ101には排気口106が設けられており、チャンバ101内に導入されたガスは該排気口106から排出され、チャンバ101内が減圧される。

##### (2) 本発明の実施の形態に係る半導体装置の製造方法についての説明

次に、本実施形態に係る半導体装置の製造方法について説明する。本実施形態

で半導体装置を製造するには、次の第 1 及び第 2 の方法がある。

【 0 0 1 6 】

①第 1 の方法

まず最初に、第 1 の方法について、図 2 ( a ) ～ ( c ) を参照しながら説明する。

この方法では、最初に、図 2 ( a ) に示すように、 $\text{SiO}_2$  膜等の下地絶縁膜 1 1 2 上に銅配線層 1 1 0 を形成して成る被堆積基板 1 0 3 を下部電極 1 0 2 ( 図 1 参照 ) 上に載置する。

【 0 0 1 7 】

次いで、図 2 ( b ) に示すように、銅配線層 1 1 0 の表面を  $\text{N}_2$  プラズマに曝すことにより、銅配線層 1 1 0 の表層部を改質する。この  $\text{N}_2$  プラズマの処理条件は、次の ( 条件 A ) の通りである。

( 条件 A )

- ・  $\text{N}_2$  流量 . . . 1 0 0 s c c m
- ・ 被堆積基板 1 0 3 の温度 . . . 3 7 5 ° C
- ・ チャンバ 1 0 1 内の圧力 . . . 0 . 5 T o r r
- ・ 第 1 の高周波電源 1 0 7 のパワー . . . 0 W
- ・ 第 2 の高周波電源 1 0 9 の周波数 . . . 3 8 0 K H z
- ・ 第 2 の高周波電源 1 0 9 のパワー . . . 1 5 0 W
- ・ 処理時間 . . . 3 0 s e c

次に、図 2 ( c ) に示すように、シリコン含有絶縁膜 1 1 1 を銅配線層 1 1 0 上に形成する。このシリコン含有絶縁膜 1 1 1 の成膜条件は、次の ( 条件 B ) の通りである。

【 0 0 1 8 】

( 条件 B )

- ・ HMDSO (  $(\text{Si}(\text{CH}_3)_3)_2\text{O}$  ) 流量 . . . 5 0 s c c m
- ・  $\text{CH}_4$  流量 . . . 1 0 0 s c c m
- ・ 被堆積基板 1 0 3 の温度 . . . 3 7 5 ° C
- ・ チャンバ 1 0 1 内の圧力 . . . 1 . 0 T o r r

- ・第1の高周波電源107のパワー・・・0W
- ・第2の高周波電源109の周波数・・・380KHz
- ・第2の高周波電源109のパワー・・・100W
- ・堆積膜厚・・・100nm

なお、この中でHMDSOは室温（20℃）で液体である。液体であるHMDSOは、液体マスフローメータ（不図示）でその流量を調整した後加熱して気化され、チャンバ101に導入される。または、これに代えて、HMDSOを気化した後に高温マスフローメータ（不図示）でその流量を調整し、HMDSOをチャンバ101に供給しても良い。（条件A）におけるHMDSOの流量は、上のように気化された状態での流量である。

#### 【0019】

そして、HMDSOを用いて（条件A）に従って形成されたシリコン含有絶縁膜111の比誘電率は約4.0となり、SiN膜よりも低い誘電率が得られた。また、HMDSOを用いると、HMDSO中のSi（シリコン）がシロキサン結合（Si-O-Si）の形で既にO（酸素）と結合しているため、シリコン含有絶縁膜111中にはSi-C結合が多くは含まれない。従って、シリコン含有絶縁膜111は、低誘電率膜となるだけでなく、リーク電流の抑えられた膜となる。

#### 【0020】

なお、本発明に適用可能なシロキサン結合を有する化合物としては、HMDSOだけでなく、次のような化合物がある。

- ・OMCTS（ $(\text{Si}(\text{CH}_3)_2)_4\text{O}_4$ ）
- ・HEDS（ $(\text{Si}(\text{C}_2\text{H}_5)_3)_2\text{O}$ ）
- ・TMDS（ $(\text{SiH}(\text{CH}_3)_2)_2\text{O}$ ）
- ・TEDS（ $(\text{SiH}(\text{C}_2\text{H}_5)_2)_2\text{O}$ ）
- ・TMCTS（ $(\text{SiH}(\text{CH}_3))_4\text{O}_4$ ）
- ・TECTS（ $(\text{SiH}(\text{C}_2\text{H}_5))_4\text{O}_4$ ）

これらの化合物を用いても、リーク電流が抑えられた、低誘電率のシリコン含有絶縁膜111を形成することができる。

## 【0021】

次に、銅配線層110からシリコン含有絶縁膜111への銅の拡散状況の調査結果について、図3及び図4を参照しながら説明する。

図3は、成膜直後のシリコン含有絶縁膜111に含有される元素のSIMS (Secondary-Ion-Mass-Spectroscopy) での調査結果を示すグラフである。このSIMSによる調査では、一次イオンとして加速エネルギーが2 KeVの酸素イオンを用いている。図3の横軸は、この酸素イオンの照射時間 (sec) を線形目盛で表し、縦軸は、酸素イオンの照射により飛び出た二次イオンの強度をcts/sec (一秒あたりの二次イオンのカウント数) で対数目盛で表すものである。また、図3において、元素記号の左に付された数は、この元素の質量数を示すものである。

## 【0022】

また、図4は、図3で調査されたシリコン含有絶縁膜111を真空中500℃で4時間アニールした後、このシリコン含有絶縁膜111に含有される元素のSIMSでの調査結果を示すグラフである。この調査においては、シリコン含有絶縁膜111の膜の表面からの深さと、その深さにおけるCu (銅) の濃度との関係が調査された。図4の横軸は上記膜の深さを線形目盛で表すものであり、左側の縦軸は、Cu (銅) の濃度をatoms/cc (1ccあたりの原子数) で対数目盛で表すものである。なお、この調査においては、膜中に含まれるSi (シリコン) 及びC (炭素) の二次イオンの強度も併せて調査された。図4の右側の縦軸は、これらSi (シリコン) 及びC (炭素) の二次イオンの強度 (cts/sec) を対数目盛で表すものである。

## 【0023】

図4において、膜の深さが約60～80nmの部分におけるCu (銅) の濃度に注目されたい。この部分においては、グラフの傾きが比較的急であり、銅配線層110からシリコン含有絶縁膜111へ銅が殆ど拡散していないのが分かる。

また、図4に示されるように、シリコン含有絶縁膜111に含まれるCu (銅) の数は、膜の中途部 (深さ約20～60nm程度) で非常に少ない。実用的には、膜の中途部でのCuの数が $10^{17}$ 以下であるのが好ましく、本方法によれば

これが満たされるのが分かる。

【0024】

次に、この $N_2$  プラズマ処理の効果について更に確認するために、 $N_2$  プラズマ処理を行わなかった場合について、図5及び図6を参照しながら説明する。図5は、 $N_2$  プラズマ処理を省いた場合、すなわち、図2(a)に示される工程を行った後、図2(b)の工程を経ずに直接図2(c)に示される工程を行った場合の、成膜直後にシリコン含有絶縁膜111に含有される元素のSIMSでの調査結果を示すグラフである。また、図6は、図5で調査されたシリコン含有絶縁膜111を成膜後に真空中500℃で4時間アニールした後、このシリコン含有絶縁膜111に含有される元素のSIMSでの調査結果を示すグラフである。

【0025】

なお、図5及び図6において、横軸は、シリコン含有絶縁膜111の表面からの深さ(nm)を線形目盛で表すものである。そして、左側の縦軸は、Cu(銅)の濃度をatoms/ccで対数目盛で表すものである。また、右側の縦軸は、Si(シリコン)、C(炭素)、及びF(フッ素)のそれぞれの二次イオンの強度(cts/sec)を対数目盛で表すものである。

【0026】

図5(アニール前)と図6(アニール後)のCu(銅)の濃度を比較すれば明らかなように、図6(アニール後)の方がCu(銅)の濃度が高くなり、アニールを行うと銅配線層110からシリコン含有絶縁膜111へ銅が拡散するのが分かる。

更に、 $N_2$  プラズマ処理の効果について見るために、図4と図6の各々に示されるCu(銅)の濃度を比較されたい。これらを比較して明らかなように、図4( $N_2$  処理を行った場合)の方が、図3( $N_2$  プラズマ処理を行わない場合)に比べ、Cu(銅)の濃度がはるかに低いことが理解できる。

【0027】

以上図3乃至図6に示される調査結果により、銅配線層110の表面を $N_2$  プラズマに曝すと該銅配線層110の表層部が改質され、この表層部が銅拡散防止層として機能することが明らかとなった。このことは、銅配線層110自身が銅

の拡散を防ぐ機能を備えたことを意味するので、第 1 の方法では銅配線層 1 1 0 上に形成される銅拡散防止膜に高い銅拡散防止能力を求める必要が無い。そのため、銅拡散防止能力に優れているとして従来用いられている SiN 膜のような高誘電率膜を第 1 の方法では用いる必要が無い。

## 【 0 0 2 8 】

## ②第 2 の方法

次に、第 2 の方法について、図 7 (a) ~ (c) を参照しながら説明する。

この方法では、まず最初に、7 (a) に示されるように、下地絶縁膜 1 1 2 上に銅配線層 1 1 0 を形成して成る被堆積基板 1 0 3 を下部電極 1 0 2 (図 1 参照) 上に載置する。

## 【 0 0 2 9 】

次いで、図 7 (b) に示すように、膜厚が 1 0 0 nm のシリコン含有絶縁膜 1 1 1 を銅配線層 1 1 0 上に形成する。このシリコン含有絶縁膜 1 1 1 は、第 1 の方法で説明した (条件 B) により成膜される。

続いて、図 7 (c) に示すように、このシリコン含有絶縁膜 1 1 1 の表面を  $\text{NH}_3$  プラズマに曝す。この  $\text{NH}_3$  プラズマの処理条件は、次の (条件 C) の通りである。

## 【 0 0 3 0 】

## (条件 C)

- ・  $\text{NH}_3$  流量・・・1 0 0 s c c m
- ・ 被堆積基板 1 0 3 の温度・・・3 7 5 °C
- ・ チャンバ 1 0 1 内の圧力・・・0. 5 T o r r
- ・ 第 1 の高周波電源 1 0 7 のパワー・・・0 W
- ・ 第 2 の高周波電源 1 0 9 の周波数・・・3 8 0 K H z
- ・ 第 2 の高周波電源 1 0 9 のパワー・・・1 5 0 W
- ・ 処理時間・・・3. 0 s e c

次に、銅配線層 1 1 0 からシリコン含有絶縁膜 1 1 1 への銅の拡散状況の調査結果について、図 8 を参照しながら説明する。

## 【 0 0 3 1 】

図8は、上記シリコン含有絶縁膜111を $\text{NH}_3$  プラズマ処理後にそれを真空中500℃で4時間アニールした場合の、シリコン含有絶縁膜111の膜の表面からの深さ(nm)と、その深さにおけるCu(銅)の濃度(atoms/cc)との関係のSIMSによる調査結果を示すグラフである。なお、この調査においては、第1の方法と同様に、シリコン含有絶縁膜111の膜の表面からの深さ(nm)と、その深さにおけるSi(シリコン)及びC(炭素)のそれぞれの二次イオンの強度(cts/sec)との関係も併せて調査された。なお、SIMSによる調査方法は、第1の方法におけるのと同様である。

## 【0032】

図8に示されるように、この方法では、Cu(銅)の拡散が僅かである。更に、図6( $\text{NH}_3$  プラズマ処理を行わない場合)と図8( $\text{NH}_3$  プラズマ処理を行った場合)とを比較すると、図8( $\text{NH}_3$  プラズマ処理を行った場合)の方がCu(銅)の濃度が低いことが理解できる。

このことは、シリコン含有絶縁膜111を形成後、その表面を $\text{NH}_3$  プラズマに曝すと、シリコン含有絶縁膜111が銅拡散防止膜としての機能を備えることを意味する。

## 【0033】

既に説明したように、シリコン含有絶縁膜111はHMDSOを含む反応ガスを用いて形成されているため(条件A参照)、その誘電率が4程度に低くなるうえ、リーク電流も抑えられる。従って、この方法によれば、従来よりも誘電率が低く且つリーク電流の抑えられたシリコン含有絶縁膜111により、銅の拡散を防ぐことができる。従来よりも誘電率が低いので、このシリコン含有絶縁膜111では、従来のように半導体装置の動作速度を遅くしてしまうという問題が生じない。

## 【0034】

なお、上記第1の方法乃至第2の方法は、それらを組み合わせて行っても、上記したのと同様の効果を得ることができる。

## ③銅配線層110の表面の自然酸化膜を除去する方法についての説明

上記第1及び第2の方法においては、銅配線層110の表面に形成された自然

酸化膜を除去した後に、各方法を行っても良い。このようにすると、シリコン含有絶縁膜 1 1 1 が銅配線層 1 1 0 から剥離するのを防ぐことができる。そして、本実施形態で銅配線層 1 1 0 の自然酸化膜を除去するには、該銅配線層 1 1 0 の表面を  $\text{NH}_3$  プラズマに曝す。この  $\text{NH}_3$  プラズマの処理条件は、次の（条件 D）の通りである。

## 【 0 0 3 5 】

（条件 D）

- ・  $\text{NH}_3$  流量・・・500 s c c m
- ・被堆積基板 1 0 3 の温度・・・375℃
- ・チャンバ 1 0 1 内の圧力・・・6 T o r r
- ・第 1 の高周波電源 1 0 7 の周波数・・・13.56MHz
- ・第 1 の高周波電源 1 0 7 のパワー・・・400W
- ・第 2 の高周波電源 1 0 9 のパワー・・・0W
- ・処理時間・・・10 s e c

（3）本発明の適用例についての説明

次に、本発明の適用例について説明する。以下では、特に、銅配線層を形成するのに有用なダマシン法に本発明を適用する。図 9（a）～（d）、図 10（a）～（c）、及び図 11 は、本発明をダマシン法に適用した場合の断面図である。

## 【 0 0 3 6 】

まず最初に、図 9（a）に示すように、被堆積基板 1 0 3 を準備する。この被堆積基板 1 0 3 は、 $\text{SiO}_2$  膜等の下地絶縁膜 1 1 2 上に銅配線層 1 1 0（下部配線）を形成して成るものである。

次いで、図 9（b）に示すように、銅配線層 1 1 0 の表面の自然酸化膜を除去するために、該表面を  $\text{NH}_3$  プラズマに曝す。この  $\text{NH}_3$  プラズマの処理条件は、上で説明した（条件 D）の通りである。

## 【 0 0 3 7 】

次に、図 9（c）に示すように、自然酸化膜が除去された後の銅配線層 1 1 0 の表面を  $\text{N}_2$  プラズマに曝す。この  $\text{N}_2$  プラズマの処理条件は、上記第 1 の方法



で説明した（条件A）の通りである。そして、この $N_2$  プラズマにより銅配線層 110 の表層部が改質され、該表層部が銅拡散防止層として機能する。

続いて、図9（d）に示すように、銅配線層 110 上に、シリコン含有絶縁膜 111 を形成する。このシリコン含有絶縁膜 111 は、上で説明した（条件B）により成膜される。そして、本適用例ではシリコン含有絶縁膜 111 はブロック絶縁膜として機能するので、以下ではシリコン含有絶縁膜 111 のことをブロック絶縁膜 111 と称す。また、図9（b）に示される工程において、銅配線層 110 の自然酸化膜を除去したことにより、ブロック絶縁膜 111 が銅配線層 110 から剥離し難くなる。

#### 【0038】

なお、上記第2の方法で説明したように、このブロック絶縁膜 111 を形成後、その表面を $NH_3$  プラズマに曝しても良い。この場合は、図9（c）の $N_2$  プラズマ処理を省いても良い。 $N_2$  プラズマ処理を省いても、 $NH_3$  プラズマに曝されたブロック絶縁膜 111 が銅の拡散を防ぐ機能を有するので、該ブロック絶縁膜 111 上に形成される層間絶縁膜中に銅が拡散する恐れは無い。

#### 【0039】

次いで、図10（a）に示すように、ブロック絶縁膜 111 上に、低誘電率の層間絶縁膜 113 を形成し、更にその上に保護膜 114 を形成する。このうち、層間絶縁膜 113 としては、例えば、公知のFSG膜や多孔性 $SiO_2$  膜を用いることができる。また、保護膜 114 としては、膜厚が薄く、緻密度の高いNSG膜（不純物を含まないシリコン酸化膜）が用いられる。保護膜 114 が無い場合、フォトレジスト 115（後述）をアッシングする際、或いは層間絶縁膜 113 の下のブロック絶縁膜 111 をエッチングする際に処理ガスにより層間絶縁膜 113 が変質し、低誘電率特性が劣化する恐れがある。この点が問題にならない場合は、保護膜 114 を省略しても良い。

#### 【0040】

次に、図10（b）に示すように、保護膜 114 上にフォトレジスト 115 を塗布後、フォトリソグラフィにより、フォトレジスト 115 に開口部 115a を形成する。その後、開口部 115a を通じて、層間絶縁膜 113 と保護膜 114

とを反応性イオンエッチング (RIE) によりエッチングし、ブロック絶縁膜 111 に通じる開口部 113a を形成する。

#### 【0041】

このエッチングでは、 $\text{CF}_4 + \text{CHF}_3$  系の混合ガスがエッチングガスとして用いられるが、このエッチングガスに対してブロック絶縁膜 111 はエッチング耐性を有する。換言すれば、このエッチングに対してブロック絶縁膜 111 はエッチングストップ膜として機能する。

続いて、図 10 (c) に示すように、フォトリジスト 115 をアッシングして除去した後、開口部 113a を通じてブロック膜 111 をエッチングし、銅配線層 110 に通じる開口部 111a を形成する。このエッチングは、反応性イオンエッチング (RIE) により行われるが、これには、層間絶縁膜 113 をエッチングした際に用いたのと組成比を変えた  $\text{CF}_4 + \text{CHF}_3$  系の混合ガスがエッチングガスとして用いられる。このエッチングガスに対して銅配線層 110 はエッチング耐性を有しているため、このエッチングにより銅配線層 110 がエッチングされることは無い。そして、この工程により、開口部 111a と開口部 113a とから成るコンタクトホール 116 が形成されたことになる。

#### 【0042】

次いで、図 11 に示すように、このコンタクトホール 116 の内壁、及び保護膜 114 上に、銅から成るめっき給電層 117 をスパッタリングにより形成する。その後、このめっき給電層 117 に給電を行い、該めっき給電層 117 上に第 1 の電解銅めっき膜 118 を形成する。そして、コンタクトホール 116 より上に形成された第 1 の電解銅めっき膜 118 を CMP 法 (化学機械研磨法) により研磨して除去する。そして最後に、めっき給電層 117 に再び給電を行い、該めっき給電層上及び第 1 の電解銅めっき膜 118 上に第 2 の電解銅めっき膜 119 (上部配線) を形成する。

#### 【0043】

以上により、銅配線層 110 (下部配線) と電解銅めっき膜 119 (上部配線) とがコンタクトホール 116 を通じて電氣的に接続され、コンタクトホール 116 以外の部分においてこれら銅配線層 110 (下部配線) と電解銅めっき膜 1

19（上部配線）とが層間絶縁膜113により隔てられた構造が完成した。

既に説明したように、銅配線層110（下部配線）の表面を $N_2$  プラズマに曝すと、該銅配線層110（下部配線）の表層部が改質されて銅拡散防止層として機能する。従って、銅配線層110（下部配線）上に形成されるブロック絶縁膜111として、従来例に係る誘電率の高いSiN膜を用いる必要が無く、HMD SOを含む反応ガスを用いて形成された膜を用いることができるようになる。HMD SOを用いて形成されたブロック絶縁膜111は、リーク電流が抑えられ、且つ低誘電率（比誘電率：約4.0）であるので、本適用例は動作速度の速い半導体装置を提供することができる。

#### 【0044】

##### 【発明の効果】

以上説明したように、本発明に係る半導体装置の製造方法によれば、銅配線層の表面を $N_2$  プラズマに曝して該銅配線層の表層部を銅拡散防止層にする。これによれば、銅配線層自身が銅の拡散を防ぐ機能を備えるので、該銅配線層上に形成されるブロック絶縁膜等の銅拡散防止膜に高い銅拡散防止能力を求める必要がなくなり、銅拡散防止能力に優れているとして従来用いられているSiN膜のような高誘電率膜を用いる必要が無い。

#### 【0045】

そして、銅配線層の表層部を改質する前に、この銅配線層の表面を $NH_3$  プラズマに曝すと、銅配線の表面に形成されている自然酸化膜を除去することができる。

また、上のように銅配線層の表層部を改質するのではなく、シリコン含有絶縁膜を銅配線層上に形成し、該シリコン含有絶縁膜の表面を $NH_3$  プラズマに曝すと、該シリコン含有絶縁膜を銅拡散防止膜として機能させることができる。

#### 【0046】

この場合、シロキサン結合を有する化合物を含む反応ガスを用いた化学的気相成長法によりこのシリコン含有絶縁膜を形成すると、該シリコン含有絶縁膜は誘電率が低く且つリーク電流の抑えられた膜となる。従って、このシリコン含有絶縁膜では、従来のようにリーク電流が増大するという問題や、SiN膜のように

高誘電率に起因して半導体装置の動作速度を遅くしてしまうという問題が生じない。

【図面の簡単な説明】

【図 1】 本発明の実施の形態で用いる半導体製造装置の断面図である。

【図 2】 本発明の実施の形態の第 1 の方法で半導体装置を製造する場合の断面図である。

【図 3】 本発明の実施の形態の第 1 の方法において、成膜直後のシリコン含有絶縁膜に含有される元素の SIMS での調査結果を示すグラフである。

【図 4】 本発明の実施の形態の第 1 の方法において、シリコン含有絶縁膜を真空中 5 0 0 °C で 4 時間アニールした場合のシリコン含有絶縁膜に含有される元素の SIMS での調査結果を示すグラフである。

【図 5】 N<sub>2</sub> プラズマ処理を行わなかった場合の、成膜直後のシリコン含有絶縁膜に含有される元素の SIMS での調査結果を示すグラフである。

【図 6】 N<sub>2</sub> プラズマ処理を行わなかったシリコン含有絶縁膜を成膜後に真空中 5 0 0 °C で 4 時間アニールした場合の該シリコン含有絶縁膜に含有される元素の SIMS での調査結果を示すグラフである。

【図 7】 本発明の実施の形態の第 2 の方法で半導体装置を製造する場合の断面図である。

【図 8】 本発明の実施の形態の第 2 の方法において、シリコン含有絶縁膜を成膜後に真空中 5 0 0 °C で 4 時間アニールした場合のシリコン含有絶縁膜に含有される元素の SIMS での調査結果を示すグラフである。

【図 9】 本発明をダマシン法に適用した場合の断面図（その 1）である。

【図 1 0】 本発明をダマシン法に適用した場合の断面図（その 2）である。

【図 1 1】 本発明をダマシン法に適用した場合の断面図（その 3）である。

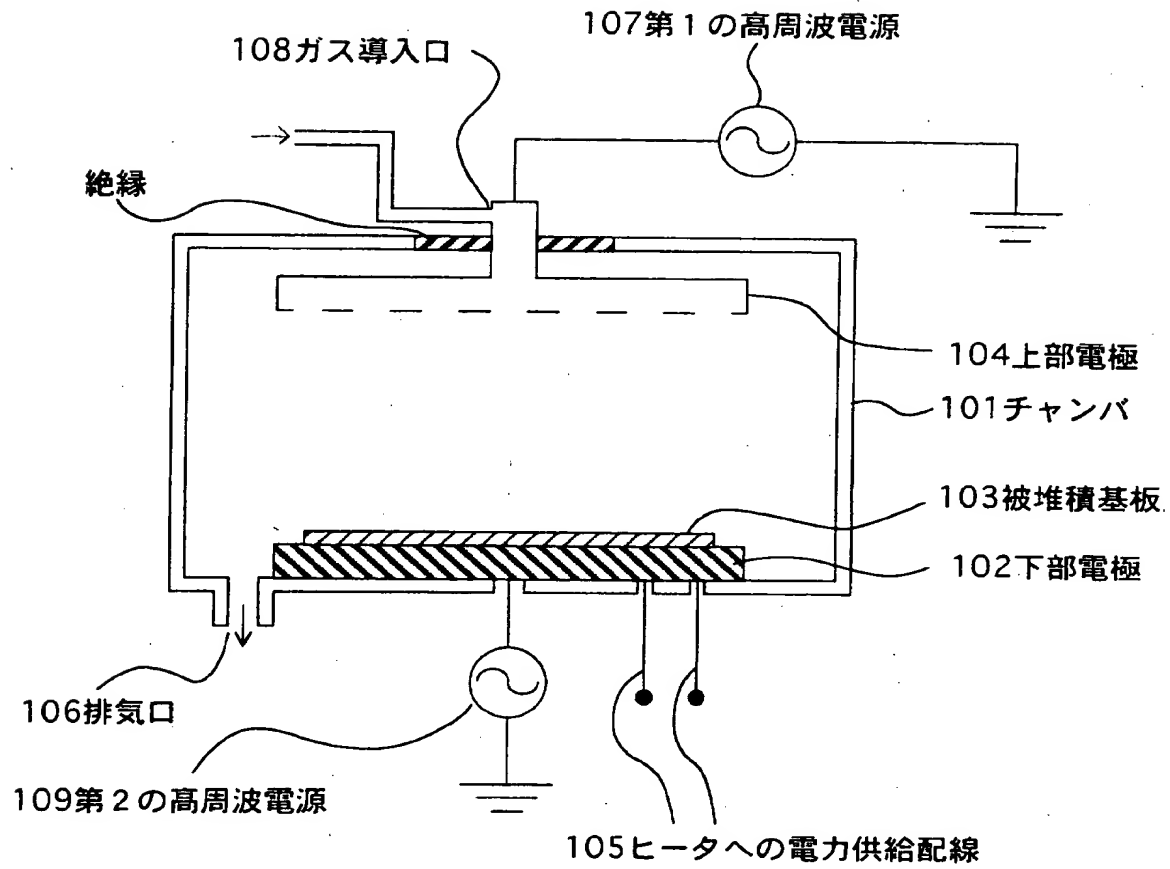
【符号の説明】

- 1 0 1 . . . チャンバ、
- 1 0 2 . . . 下部電極、
- 1 0 3 . . . 被堆積基板、
- 1 0 4 . . . 上部電極、

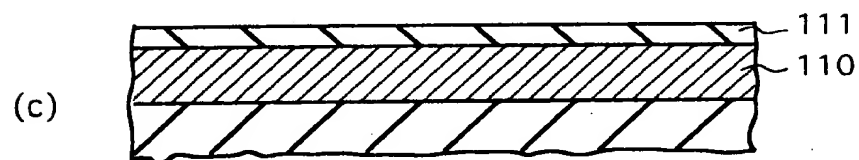
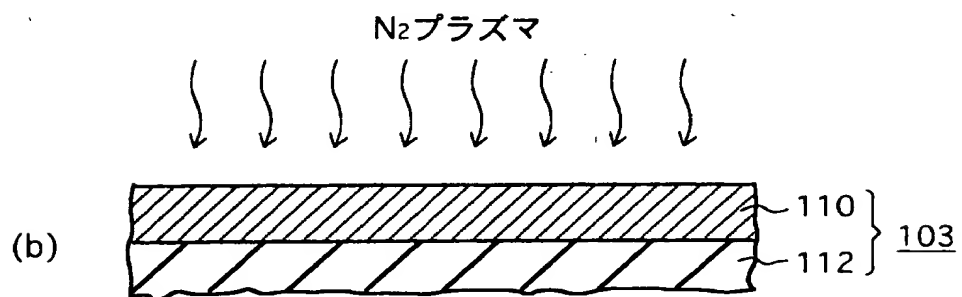
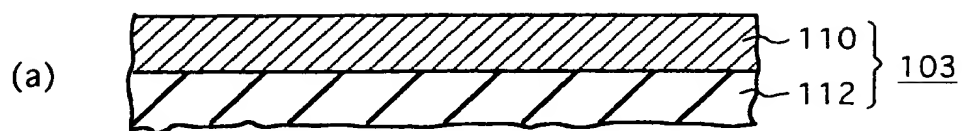
- 1 0 5 . . . ヒータへの電力供給線、
- 1 0 6 . . . 排気口、
- 1 0 7 . . . 第 1 の高周波電源、
- 1 0 8 . . . ガス導入口、
- 1 0 9 . . . 第 2 の高周波電源、
- 1 1 0 . . . 銅配線層、
- 1 1 1 . . . シリコン含有絶縁膜（ブロック絶縁膜）
- 1 1 1 a . . . シリコン含有絶縁膜（ブロック絶縁膜）の開口部、
- 1 1 2 . . . 下地絶縁膜、
- 1 1 3 . . . 層間絶縁膜、
- 1 1 3 a . . . 層間絶縁膜の開口部、
- 1 1 4 . . . 保護膜、
- 1 1 5 . . . フォトレジスト、
- 1 1 5 a . . . フォトレジストの開口部、
- 1 1 6 . . . コンタクトホール、
- 1 1 7 . . . めっき給電層、
- 1 1 8 . . . 第 1 の電解銅めっき膜、
- 1 1 9 . . . 第 2 の電解銅めっき膜。

【書類名】 図面

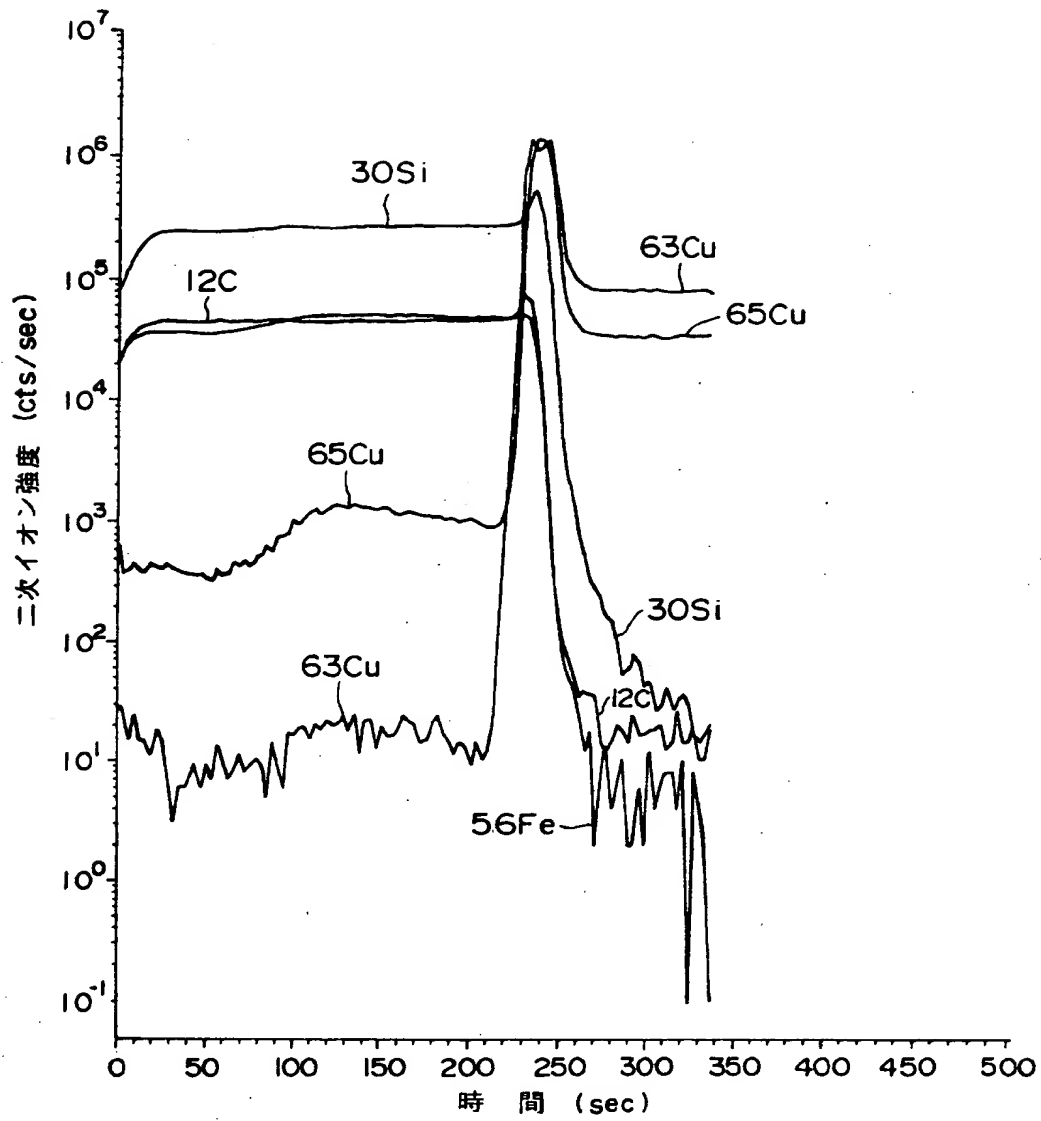
【図 1】



【図 2】

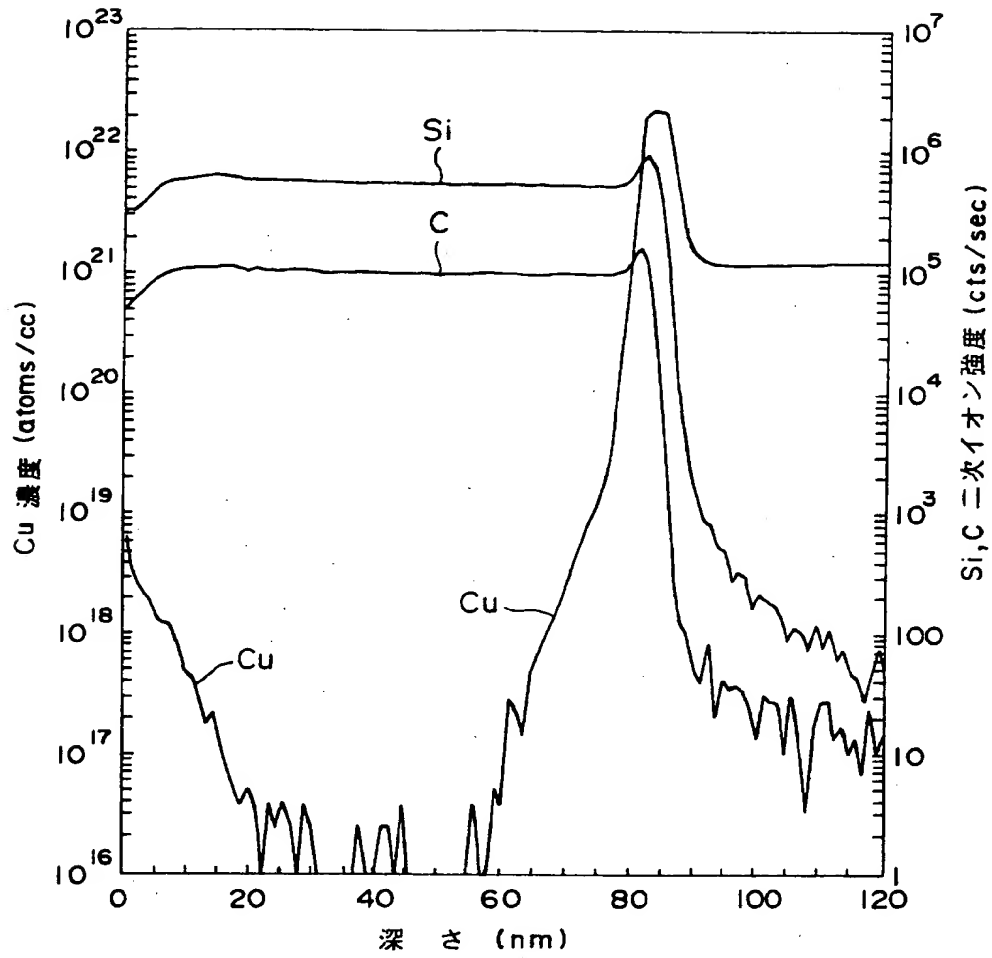


【図 3】

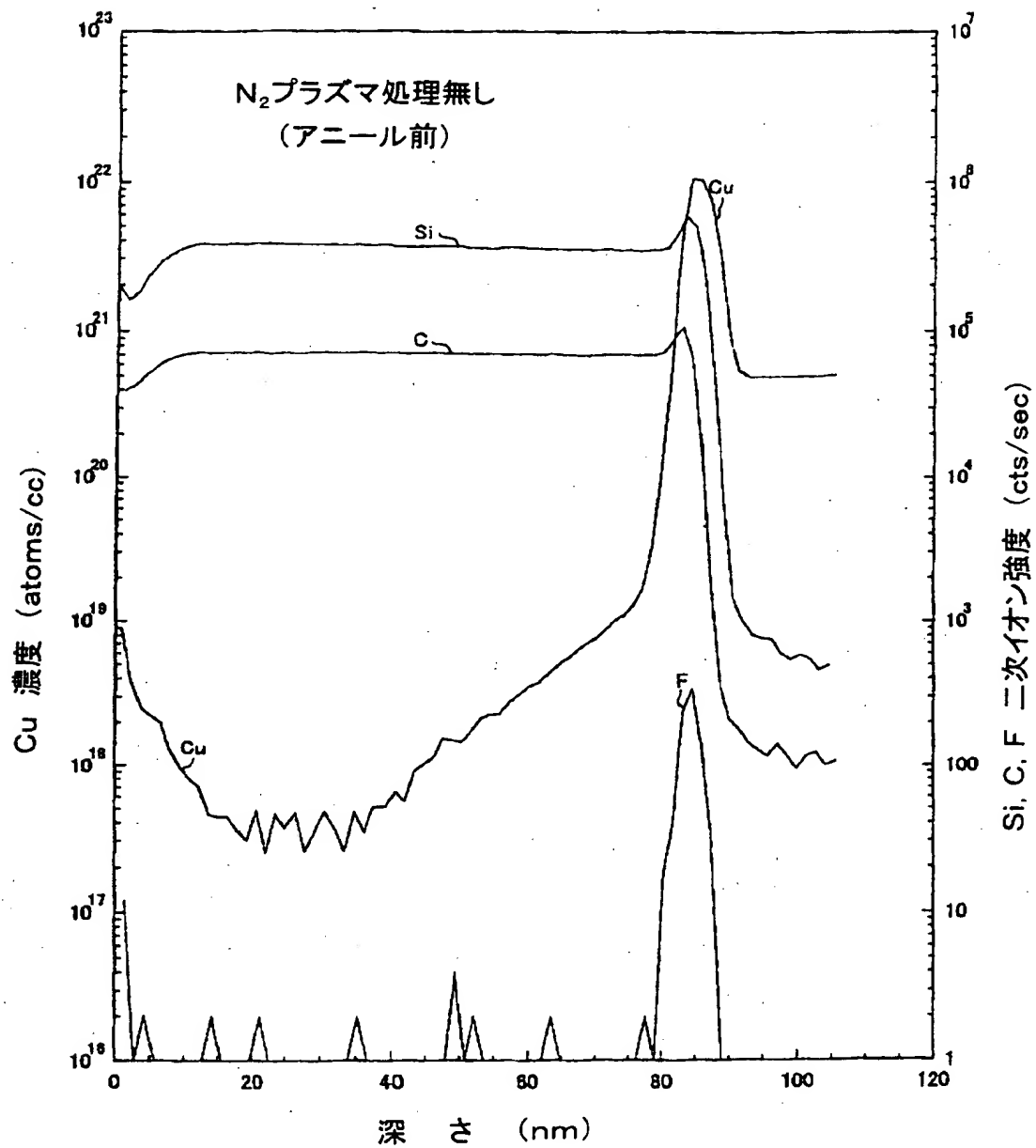




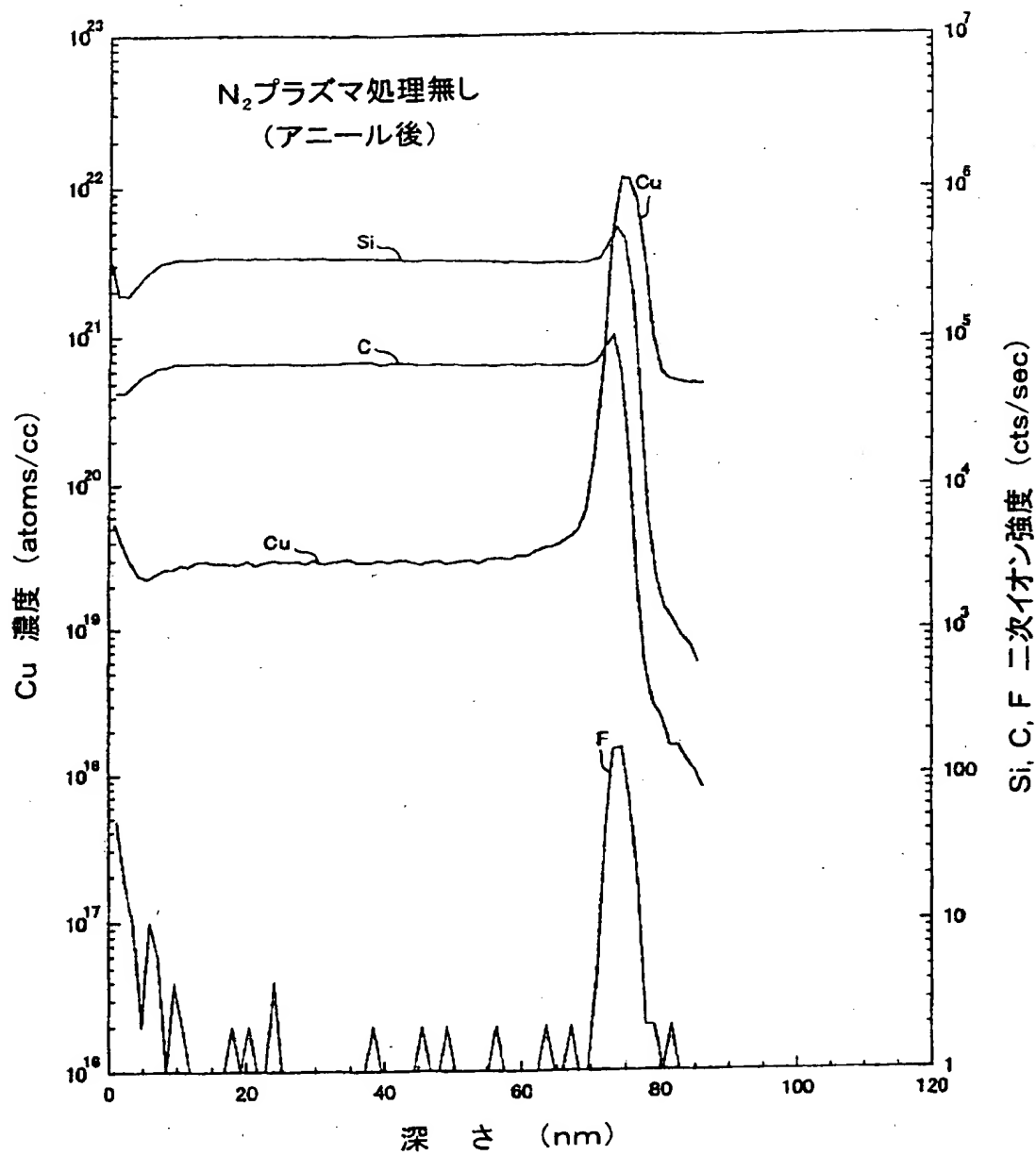
【図 4】



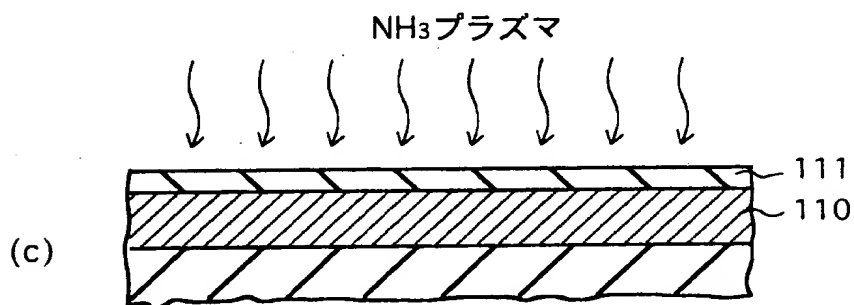
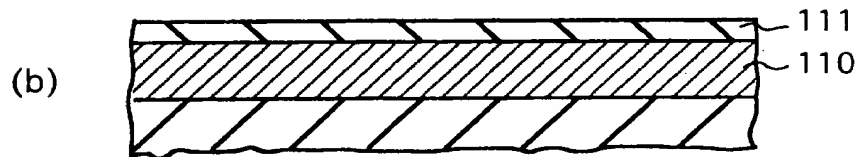
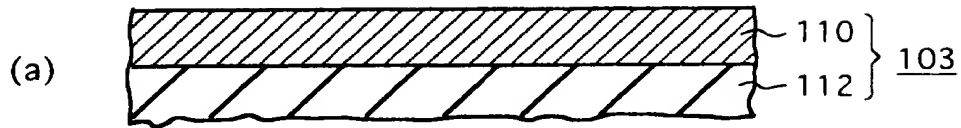
【図 5】



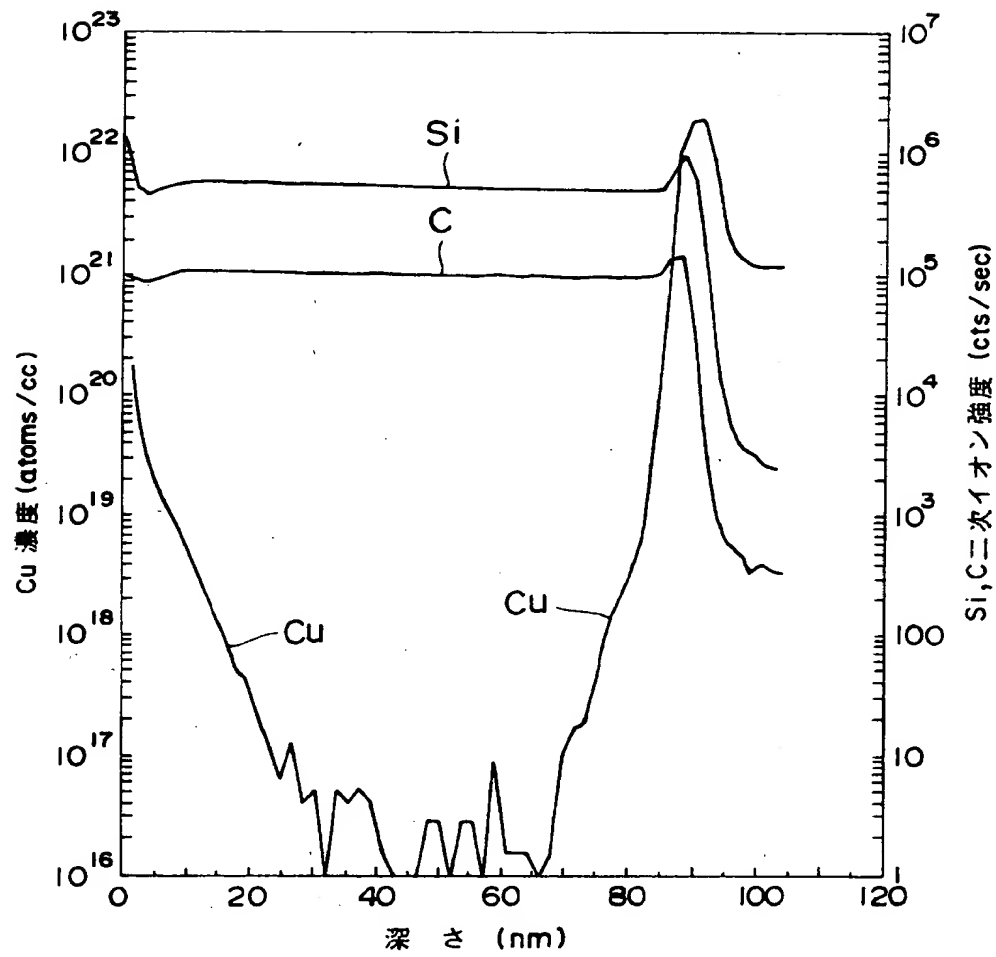
【図 6】



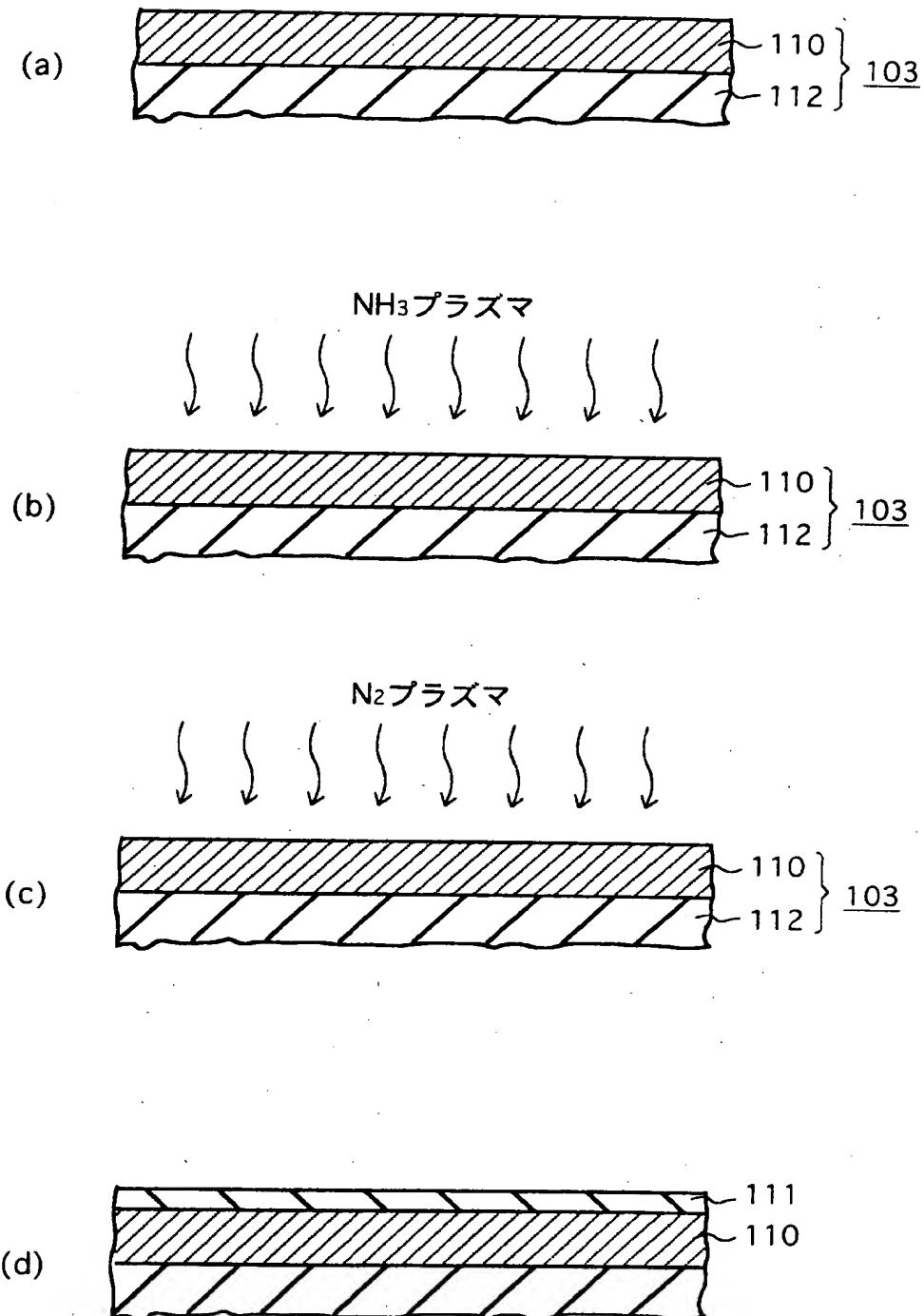
【図 7】



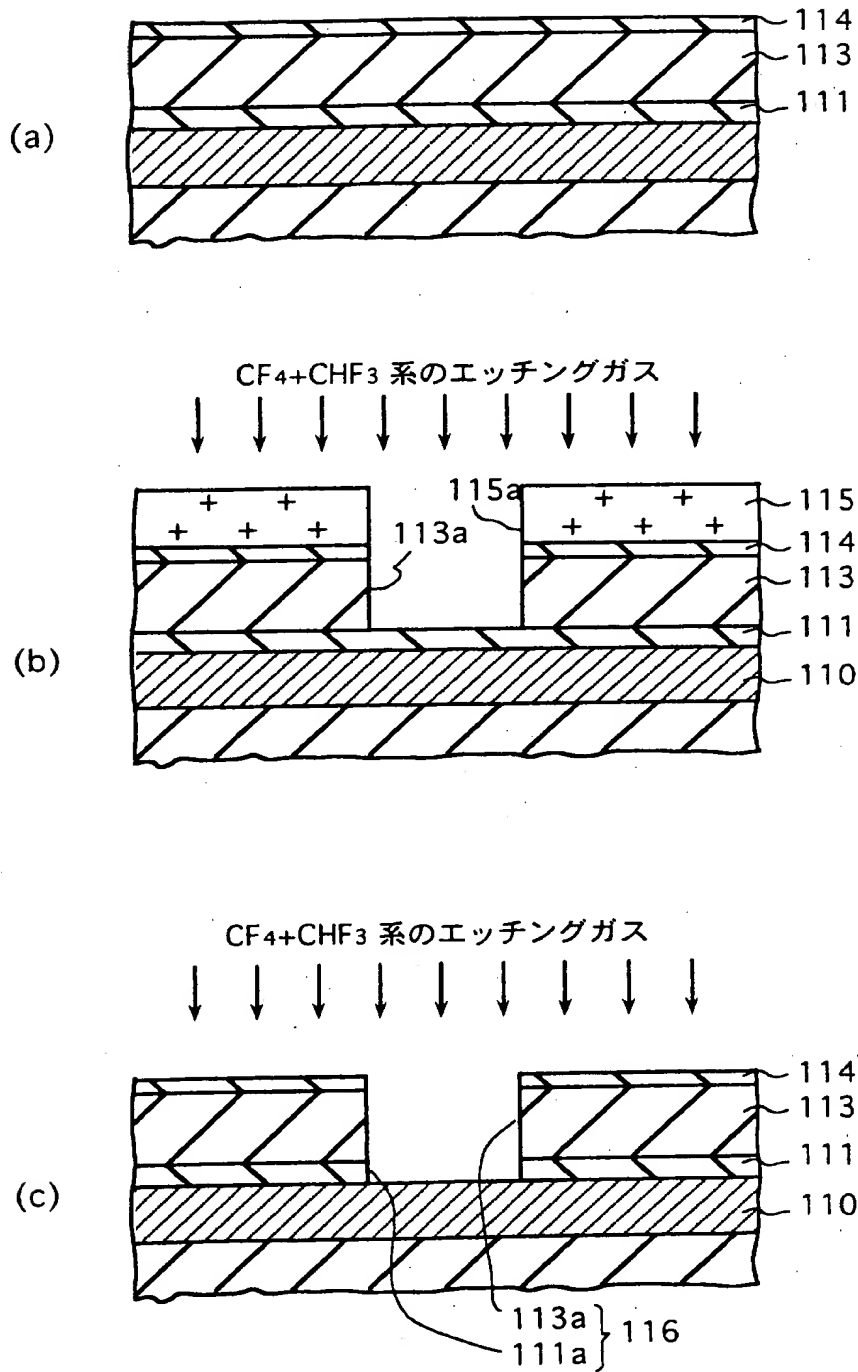
【図 8】



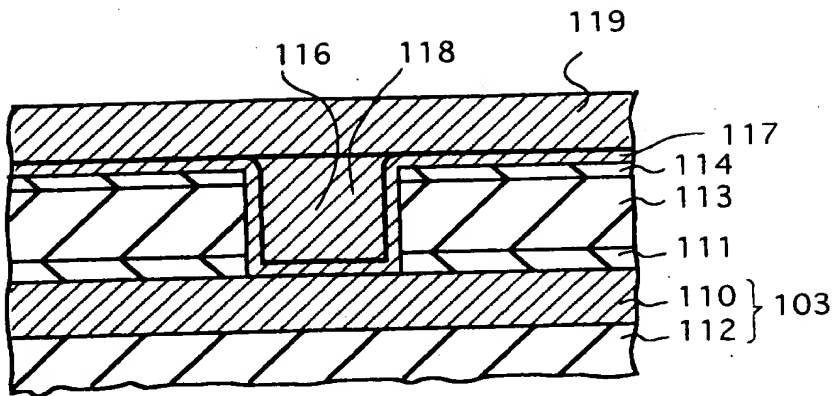
【図9】



【図10】



【図 1 1】





【書類名】 要約書

【要約】

【課題】 銅配線層中の銅が拡散するのを防ぐことができる新規な半導体装置及びその製造方法を提供すること。

【解決手段】 銅配線層 1 1 0 の表面を  $N_2$  プラズマに曝すことにより、銅配線層 1 1 0 の表層部を改質して銅拡散防止層にする半導体装置の製造方法による。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [390002761]

1. 変更年月日	2000年 6月13日
[変更理由]	名称変更
住 所	東京都港区三田3丁目11番28号
氏 名	キヤノン販売株式会社

出 願 人 履 歴 情 報

識別番号 [391007873]

1. 変更年月日	1990年12月28日
[変更理由]	新規登録
住 所	東京都港区港南2-13-29
氏 名	株式会社半導体プロセス研究所